

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-314633

(43)Date of publication of application : 29.11.1996

(51)Int.Cl.

G06F 3/033

G06F 3/03

G09F 9/00

(21)Application number : 07-142366

(71)Applicant : NEC CORP

(22)Date of filing : 18.05.1995

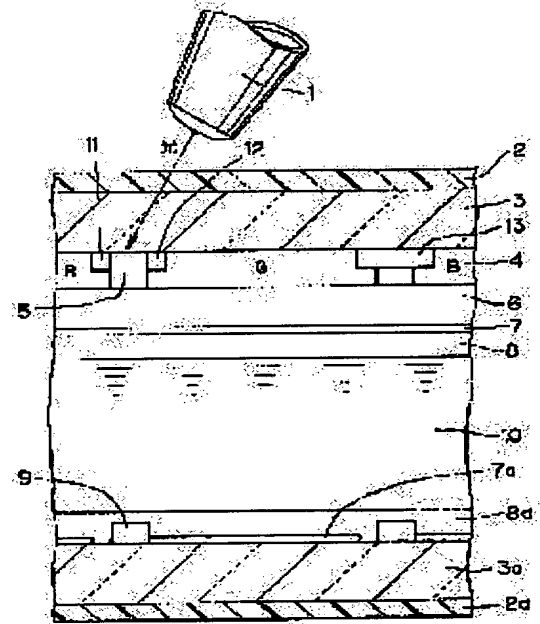
(72)Inventor : SHIMIZU KOSAKU

(54) LIQUID CRYSTAL DISPLAY DEVICE WITH LIGHT PEN INPUT FUNCTION

(57)Abstract:

PURPOSE: To provide a liquid crystal display device with a pen input function without lowering display luminance or contrast.

CONSTITUTION: For each pixel, a photoelectric converting element 5 which photodetects light from a light pen is formed overlapping with a TFT 9. On a glass substrate, a wire for reading a photoelectric current out of the photoelectric converting element 5 is formed overlapping with a signal wire (drawin wire) and a scanning wire (gate wire). Namely, the photoelectric converting element and its read wire are made to function as a black matrix. In an area where neither the photoelectric converting element nor the wire for it is formed in the gap between color filters 4, the black matrix 13 is formed.



LEGAL STATUS

[Date of request for examination]

18.05.1995

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2872233

[Date of registration]

08.01.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-314633

(43) 公開日 平成8年(1996)11月29日

| (51) Int.Cl. ⁶ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|---------------------------|-------|---------|---------------|---------|
| G 0 6 F 3/033 | 3 5 0 | 7208-5E | G 0 6 F 3/033 | 3 5 0 A |
| | 3/03 | 3 3 0 | | 3 3 0 E |
| G 0 9 F 9/00 | 3 6 6 | 7426-5H | G 0 9 F 9/00 | 3 6 6 E |

審査請求 有 請求項の数 5 F D (全 8 頁)

(21) 出願番号 特願平7-142366

(22) 出願日 平成7年(1995)5月18日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 清水 耕作

東京都港区芝五丁目7番1号 日本電気株式会社内

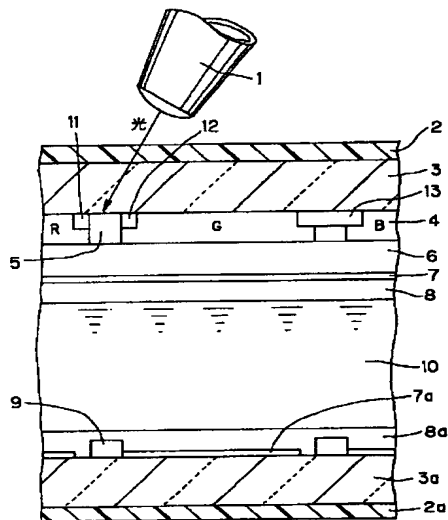
(74) 代理人 弁理士 尾身 祐助

(54) 【発明の名称】 光ペン入力機能付き液晶表示装置

(57) 【要約】

【目的】 表示輝度やコントラストを低下させることなく、液晶表示装置にペン入力機能を具備せしめることができるようにする。

【構成】 各画素毎に、TFT 9 に重なるように、光ペン 1 の光を受光する光電変換素子 5 を形成する。また、ガラス基板 3 a に形成された信号配線 (ドレイン配線)、走査配線 (ゲート配線) に重なるように、ガラス基板上に光電変換素子 5 の光電流を読み出すための配線を形成する。即ち、光電変換素子及びそのための読み出し配線にブラックマトリクスとしての機能を果たさせる。カラーフィルタ 4 間の隙間の内、光電変換素子やそのための配線の形成されていない領域にはブラックマトリクス 13 を形成する。



1... 光ペン
2, 2a... 偏光板
3, 3a... ガラス基板
4... カラーフィルタ
5... 光電変換素子
6... オーバーコート
7, 7a... 透明電極
8, 8a... 配向膜
9... TFT
10... 液晶
11, 12... 電極
13... ブラックマトリクス

【特許請求の範囲】

【請求項 1】 2 枚のガラス基板間に液晶が注入されマトリクス状に複数の画素が形成されている液晶表示装置であって、表示面側のガラス基板の液晶側の面には、前記画素を区画する縦方向および横方向のそれぞれ複数本の金属配線が形成されそれらの金属配線の交点の近傍には縦方向配線および横方向配線に接続された光電変換素子が形成されていることを特徴とする光ペン入力機能付き液晶表示装置。

【請求項 2】 裏面側のガラス基板上には縦方向および横方向の信号配線が形成され、それらの配線に囲まれた領域内には表示電極と、該表示電極と前記縦方向および横方向の信号配線に接続されたスイッチング素子とが形成されており、表示面側のガラス基板には共通電極が形成されており、かつ、裏面側のガラス基板上の縦方向信号配線、横方向信号配線およびスイッチング素子が、それぞれ表示面側のガラス基板上に形成された前記縦方向配線、横方向配線および光電変換素子と重なりあっていることを特徴とする請求項 1 記載の光ペン入力機能付き液晶表示装置。

【請求項 3】 前記光電変換素子が、非晶質シリコン層を光電変換領域として形成されていることを特徴とする請求項 1 記載の光ペン入力機能付き液晶表示装置。

【請求項 4】 前記光電変換素子が、2 端子型の光伝導型素子若しくは光起電力型素子またはソースが接地された薄膜トランジスタであることを特徴とする請求項 1 記載の光ペン入力機能付き液晶表示装置。

【請求項 5】 前記光電変換素子および前記金属配線が遮光膜によって被覆されていることを特徴とする請求項 1 記載の光ペン入力機能付き液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、液晶表示装置に、光ペンによる座標、図形等のデータを入力する機能を具備せしめた光ペン入力機能付き液晶表示装置に関するものである。

【0002】

【従来の技術】ペン入力機能を具備した液晶表示装置には、現在電磁誘導方式、静電結合方式（容量結合方式）、電気抵抗フィルム方式、および光センサ方式がある。電磁誘導方式は、ペンの中にあるコイルから発生する微弱な磁界によって発生する誘導電流を検出し、タブレット上の座標を計算する方式である。

【0003】容量結合方式は、例えば、特開昭 61-294573 号公報、特開平 3-294919 号公報に記載のあるように、TFT 基板を表示面側に置き、導電性のあるペンを TFT 基板上の X 駆動線と Y 駆動線に近接させ、X 駆動線および Y 駆動線との間の静電結合によりペンに生じるパルス電圧を検出しそのタイミングから位置を検出する方式である。電気抵抗フィルム方式は、金

属のペン先を表示装置表面に接触させてタブレット上に印加してある電圧を読み出し、その電圧値からその座標を算出する方式である。

【0004】また、光センサ方式は、液晶パネルの上あるいは下面に光センサを配置し、ペンの位置を光センサにより検出する方式である。例えば、特開平 4-282609 号公報に記載されたものでは、カラー TFT 液晶ディスプレイ基板の裏面（すなわちバックライト側）にイメージセンサを配置しておき、バックライト光のペンでの反射光または光ペンの放射光をイメージセンサにより検出し、その座標値を算出するようになっている。

【0005】

【発明が解決しようとする課題】上述した従来技術の内電磁誘導方式では、ペン先から発生する微弱な磁界を検出する方式であることからペンの傾きによる認識エラーが発生しやすい欠点があった。また、透過型液晶表示装置の場合、磁界を検出するタブレットをバックライトからの透過光の光路中に配置する必要があり光透過率を低下させる原因となるほか、バックライトから発生するノイズの影響を防止する対策が必要であるという欠点があった。

【0006】上述した電気抵抗フィルム方式や光センサ方式における場合においても、抵抗膜の形成されたタブレットを液晶表示装置上に張り付けたり、液晶パネルとバックライトとの間にイメージセンサを設けたりする必要があり、開口率の低下を招くとともに、タブレットやイメージセンサ基板での光の吸収およびこれらの基板と液晶パネル間での乱反射によって光透過率が低下し、電磁誘導方式と同様に、表示画面が暗くなり、コントラストが低下する。また、これら電磁誘導方式、電気抵抗フィルム方式、光センサ方式では、液晶パネルの他に基板が 1 枚追加されるため、液晶表示装置の重量が増すとともに厚みが増加する。

【0007】容量結合方式および電気抵抗フィルム方式では、ペンの傾き、および雑音による認識エラーは少ないものの、ペンを装置上に接触させる必要があるため、ペン先に付着したゴミ、またはディスプレイ上に付着したゴミによって引っかき傷が発生し、ディスプレイを見にくいものにするなどの問題があった。また、容量結合方式では、液晶表示のための駆動パルスとペン先の位置を検出するためのパルスとを時間を異ならせて同一の信号線に印加することが必要となるため、駆動回路が複雑化するという問題もあった。

【0008】さらに、電磁誘導方式においては電磁界を発生させるための電源を外部から供給する必要があり、また容量結合型および抵抗フィルム方式においてはペン内部に検出処理回路を設けその検出信号を外部の CPU に信号を送り出す必要があり、いずれの場合にもペンにコードを接続することが必要となるため、操作性に問題が生じる。

【0009】本発明は、このような従来技術の問題点を鑑みてなされたものであって、その目的は、第1に、表示画面の輝度、コントラストを低下させることなく液晶表示装置にペン入力機能を付加することができるようにすることであり、第2に、重量や厚みの増加を招くことのない、また駆動回路の複雑化を招くことのない光ペン入力機能付き液晶表示装置を提供しようようにすることである。

【0010】

【課題を解決するための手段】上記の目的を達成するため、本発明によれば、2枚のガラス基板間に液晶が注入されマトリクス状に複数の画素が形成されている液晶表示装置であって、表示面側のガラス基板の液晶側の面には、前記画素を区画する縦方向および横方向のそれぞれ複数本の金属配線が形成されそれらの金属配線の交点の近傍には縦方向配線および横方向配線に接続された光電変換素子が形成されていることを特徴とする光ペン入力機能付き液晶表示装置、が提供される。

【0011】

【作用】図1は、本発明の作用を説明するための、光ペン入力機能付きのTFTアクティブマトリクス型液晶表示装置の断面図である。同図において、1は例えば電池により駆動される光ペン、2、2aは偏光板、3、3aはガラス基板、4はカラーフィルタ、5は光電変換素子、6はオーバーコート、7は共通電極である透明電極、7aは画素電極である透明電極、8、8aは配向膜、9はTFT、10は液晶、11、12は光電変換素子5に形成された一対の電極、13はブラックマトリクスである。

【0012】図1に示されるように、光ペン1の光を検出する光電変換素子5は、ガラス基板3a上に形成されたTFT9に重なるように形成される。また、図示されていないが、電極11、電極12がそれぞれ接続される信号読み出し配線と選択配線は、ガラス基板3a上に形成された信号配線（ドレイン配線）とゲート配線に重なるように形成されている。すなわち、光電変換素子5とこれに接続される電極および配線はブラックマトリクスの機能を果たしている。

【0013】光電変換素子5は、各TFT9に対応して形成するようにしてもよいが、図示した例では、RGBを1画素として1画素毎に光電変換素子を1個設けている。そのため、カラーフィルタ間で光電変換素子やこれに接続された配線の形成されていない領域が生じるがその領域には通常のブラックマトリクス13が形成される。ブラックマトリクス13は電氣的にフローティング状態としておいてもよいが接地等の電源線に接続してもよい。あるいは、光電変換素子に接続された信号読み出し配線と選択配線と接続するようにしてもよい。

【0014】また、図2は光電流を検出する回路例の概略回路図である。光ペンには例えば電池駆動のLED

（波長450～650nm）を用いる。光ペンから入射された光は表示パネル面16にマトリクス状に配置された光電変換素子（この例では光伝導型素子）5に照射される。光電変換素子5は信号読み出し配線14と選択配線15との間に接続されている。選択配線15は、選択用シフトレジスタ18により順次選択されこれにより電圧が加えられる。信号読み出し配線14はn本ずつm個の群に分割され、FET制御用シフトレジスタ19によってオン／オフされるスイッチ用FETを介して各群ごとに順次検出IC20に接続される。

【0015】光が照射された光電変換素子5には選択用シフトレジスタ18により選択されたとき光電流が発生し、この光電流は信号読み出し配線14、スイッチ用FET17を介して順次検出IC20により読み出される。その読み出しのタイミングと信号が読み出された信号線の位置とから光の照射された光電変換素子5の座標が認識される。

【0016】以上のように構成された液晶表示装置においては、光電変換素子5、信号読み出し配線14および選択配線15がブラックマトリクス機能を果たしているため、光ペン入力機能を付与したことにより開口率の低下や光透過率の低下は起こらず、従来例の場合のように表示輝度の低下やコントラストの低下が起こることはない。また、イメージセンサ基板などの別の基板を配置する必要がなくなるため、重量や厚さの増加を防止することができる。さらに、図2に示されるように、比較的簡単な検出回路を追加することにより座標の認識が可能になる。

【0017】なお、本発明の光ペン入力方式では、正確な動作を行わせるためには、外光レベルに対してペンから光電変換素子への入力光が十分に大きくなるようにしておくことが望ましい。この目的のために、光ペンに光電変換素子上に集光するレンズを設けておくことが有効である。また、使用環境上バックグラウンドの光入射レベルが変化することを考慮して、可変抵抗等による調光手段を光ペンに具備せしめておけば、誤動作を防止することができる。

【0018】

【実施例】次に、本発明の実施例について図面を参照して説明する。

【第1の実施例】図3は、本発明の第1の実施例における光電変換素子部分での断面図であり、図4は、光電変換素子を含む領域での光入力側（すなわち、偏光板2側）からみた平面図である。本実施例においては、光電変換素子はTFT型であり、このTFTは、図2に示したスイッチ用FET17と同時に形成されるものである。図3、図4において、図1に示した部分と同等の部分には同一の参照番号が付されているので、重複する説明は省略する。

【0019】本実施例においては、光電変換素子は、n

・型シリコン層23が被覆されたドレイン電極21とソース電極22、非晶質シリコン層24、ゲート絶縁膜25およびゲート電極26を有するTFTにより構成されている。このTFTは保護絶縁膜27により被覆されている。図4に示されるように、ドレイン電極とゲート電極は、それぞれドレイン配線21a、ゲート配線26aと一体的に形成されている。また、ソース電極22はコンタクトホール(図示なし)を介して透明電極(対向電極)7と接続されている。この光電変換用TFTのチャネル長Lおよびチャネル幅Wは、それぞれ8、300μmである。

【0020】次に、図5を参照して第1の実施例の光電変換用FETの製造方法について説明する。ガラス基板3上にスパッタ法にてクロムを1000Åの膜厚に、続いてプラズマCVDにより非晶質のn⁺型シリコン層23を500Åの膜厚に順次堆積し、フォトリソグラフィ法およびドライエッチング法を用いてn⁺型シリコン層23およびクロム層を同時にエッチングして、ドレイン電極21とソース電極22を形成する〔図5(a)〕。

【0021】その後、プラズマCVD法により、非晶質シリコン層24を膜厚3000Åに、続いてゲート絶縁膜25となる窒化シリコン層を膜厚3000Åに連続して堆積し、次に、スパッタ法によりクロム層を1000Åの厚さに形成した。クロム層をパターンニングしてゲート電極26を形成した後、非晶質シリコン層24およびゲート絶縁膜25をパターンニングしてTFTを形成する。最後に、プラズマCVD法により保護絶縁膜27となる窒化シリコン膜を3000Åの膜厚に堆積し、所定の形状にパターンニングする。

【0022】薄膜形成条件は以下に示すとおりである。絶縁膜である窒化シリコン膜は、シラン、アンモニアおよび窒素ガスをを用いてそれぞれを100、200、2000sccmの流量とし、パワー密度:0.08W/cm²、ガス圧:120Pa、基板温度:300℃の条件で成膜した。このとき堆積速度は316Å/minであった。非晶質シリコン層はシランガス(SiH₄)および水素ガスをを用いてそれぞれを90、270sccmの流量とし、パワー密度:0.04W/cm²、ガス圧:120Pa、基板温度:250℃の条件で成膜した。n⁺型シリコン層の成膜時にはフォスフィンをドーパントとして成膜した。成膜条件は、シラン、水素希釈0.1%フォスフィン、水素ガスをそれぞれ300、450、150sccmの流量で供給し、パワー密度:0.015W/cm²、ガス圧:100Pa、基板温度:250℃であった。

【0023】また、非晶質シリコン層およびシリコン窒化膜のエッチングは、SF₆、水素ガスおよび塩素ガスをそれぞれ30、30、120sccmの流量にて供給し、パワー密度:0.48W/cm²、ガス圧:30Pa、基板温度:30℃の条件で行った。このときの非晶

質シリコンのエッチングレートは20Å/secであった。

【0024】〔第2の実施例〕図6は、本発明の第2の実施例における光電変換素子部分での断面図であり、図7は光電変換素子近傍でのガラス基板側から見た平面図である。本実施例の光電変換素子は、光伝導型でプレーナ型2端子素子として構成されている。この素子の電極間距離Lと電極幅Wは、それぞれ5μm、30μmである。本実施例の光電変換素子の光電流の読み出しは図2に示した回路によって行なうことができる。

【0025】本実施例の光電変換素子は以下の方法によって作製される。ガラス基板3上に非晶質シリコン層24を4000Åの厚さに、n⁺型シリコン層23を500Åの厚さに堆積し、フォトリソグラフィ法およびドライエッチング法を用いてアイランド状に加工する。その後、スパッタ法によりクロムを1500Åの膜厚に堆積し、これをパターンニングして第1電極28と第2の電極29を形成する。このとき、同時に信号読み出し配線28aと選択配線29a(図7参照)も形成される。その後、電極28、29間のn⁺型シリコン層23をドライエッチング法にて除去する。

【0026】次に、ポリビニルを主成分とした不透明絶縁膜をスピンコートにて5000Åの厚さに塗布し、乾燥後フォトリソグラフィ法によりパターンニングして遮光膜30を形成する。このとき、同時に信号読み出し配線28aと選択配線29aとの交差部にコンタクトホール31を開孔する(図7参照)。次いで、スパッタ法にてクロムを1500Åの膜厚に成膜し、これをパターンニングしてクロスオーバー配線32を形成する。なお、非晶質シリコン層およびn⁺型シリコン層の成膜条件は先の第1の実施例の場合と同じである。クロスオーバー部の配線構造を図8に示す。

【0027】本実施例においては、光電変換素子、信号読み出し配線28aおよび選択配線29aがすべて遮光膜30により被覆されているため、画素電極に接続されたスイッチ用TFTへの漏れ光をより少なくすることができる。また、バックライト光の光電変換素子への入射によって生じるノイズを低減化することができる。なお、本実施例においては、信号読み出し配線と選択配線を同時に形成する方法を示したが、個別に配線を形成することも可能である。

【0028】〔第3の実施例〕図9は、本発明の第3の実施例における光電変換素子部分での断面図であり、図10は光電変換素子近傍でのガラス基板側から見た平面図である。本実施例においては、光電変換素子として光起電力型素子であるフォトダイオードが用いられている。

【0029】本実施例の光電変換素子は以下の方法によって作製される。ガラス基板3上に透明導電膜であるITOを膜厚1000Åに、クロムを膜厚1000Åにそ

れぞれスパッタ法にて堆積し、フォトリソグラフィ法およびウェットエッチング法にてパターニングする。この時クロム層は配線部分のみを残し、さらにITOはダイオード素子の電極部分および配線部分を残すようにエッチングを行い、透明電極33と信号読み出し配線36(図10参照)とを形成する。

【0030】この後、プラズマCVD法により非晶質シリコン層24を8000Åの膜厚に、p⁺型シリコン層34を膜厚300Åにそれぞれ堆積する。これら非晶質シリコン層の成膜条件は第1の実施例の場合と同様である。但し、p⁺型シリコン層の成膜時には、ドーパ材として水素希釈0.5%ボロンを添加する。次に、スパッタ法により、クロムを1000Åの膜厚に堆積し、これをパターニングして金属電極35とこれに連なる選択配線35aを形成する。その後、非晶質シリコン層24およびp⁺型シリコン層をパターニングし、最後に、保護絶縁膜27となる窒化シリコン膜を3000Åの膜厚に堆積しこれをパターニングする。

【0031】以上により信号読み出し配線部分および選択配線部分は約1.3μmの厚さに形成される。この後、カラーフィルタを形成するがカラーフィルタの厚さは1.3~1.5μmの厚さに形成される。したがって、これまで問題となっていたカラーフィルタとブラックマトリクスの段差を原因として発生していた液晶の異常配向(ディスクリネーション)を抑制することができる。またこれを防止するために行われていた平坦化材を用いる必要もなくなる。

【0032】また、p⁺型シリコン層に代えてp⁺非晶質シリコンカーバイド膜を用いてフォトダイオードを形成することができる。p⁺非晶質シリコンカーバイド膜は、シラン、メタン、水素希釈0.5%ボロンおよび水素ガスをそれぞれ30、100、150および50sccmの流量で供給し、パワー密度:0.02W/cm²、ガス圧:50Pa、基板温度:250℃の条件のプラズマCVD法にて成膜することができる。

【0033】

【発明の効果】以上説明したように、本発明は、光電変換素子およびそのための配線を液晶パネルのブラックマトリクスとして機能させるものであるので、表示輝度やコントラストの低下を招くことのない光ペン入力機能付きの液晶表示装置を提供することができる。また、イメージセンサ基板等の他の基板を用いる必要がないので、表示装置の重量や厚さの増加を防止することができる。さらに、光電流の読み出しのために複雑な回路を必要とせず、また、ペンにコードを使用しなくても済むようになるので、操作性が向上する。

【図面の簡単な説明】

【図1】本発明の作用を説明するための光入力機能付き液晶表示装置の断面図。

【図2】本発明の作用を説明するための、光電変換素子

に光伝導型素子を用いた場合の座標検出回路の回路図。

【図3】本発明の第1の実施例の要部断面図。

【図4】本発明の第1の実施例の要部平面図。

【図5】本発明の第1の実施例の製造方法を説明するための工程順断面図。

【図6】本発明の第2の実施例の要部断面図。

【図7】本発明の第2の実施例の要部平面図。

【図8】本発明の第2の実施例におけるクロスオーバー配線部の断面図。

【図9】本発明の第3の実施例の要部断面図。

【図10】本発明の第3の実施例の要部平面図。

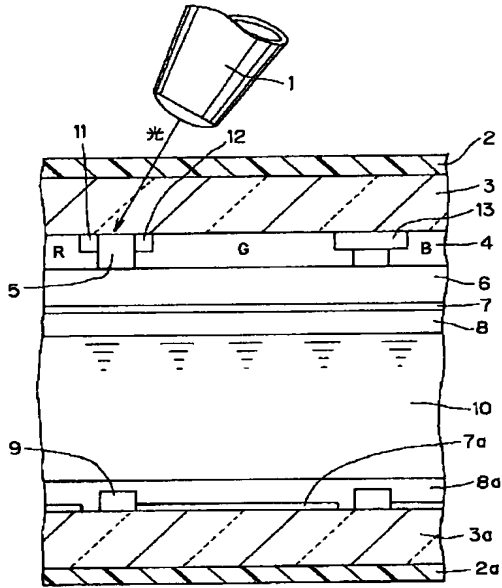
【符号の説明】

- 1 光ペン
- 2、2a 偏光板
- 3、3a ガラス基板
- 4 カラーフィルタ
- 5 光電変換素子
- 6 オーバーコート
- 7、7a 透明電極
- 8、8a 配向膜
- 9 TFT
- 10 液晶
- 11、12 電極
- 13 ブラックマトリクス
- 14 信号読み出し配線
- 15 選択配線
- 16 表示パネル面
- 17 スイッチ用FET
- 18 選択用シフトレジスタ
- 19 FET制御用シフトレジスタ
- 20 検出IC
- 21 ドレイン電極
- 21a ドレイン配線
- 22 ソース電極
- 23 n⁺型シリコン層
- 24 非晶質シリコン層
- 25 ゲート絶縁膜
- 26 ゲート電極
- 26a ゲート配線
- 27 保護絶縁膜
- 28 第1電極
- 28a 信号読み出し配線
- 29 第2電極
- 29a 選択配線
- 30 遮光膜
- 31 コンタクトホール
- 32 クロスオーバー配線
- 33 透明電極
- 34 p⁺型シリコン層
- 35 金属電極

35 a 選択配線

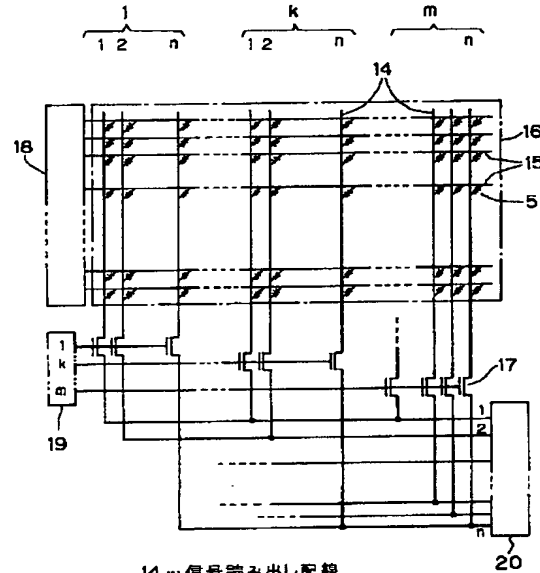
* * 36 信号読み出し配線

【図 1】



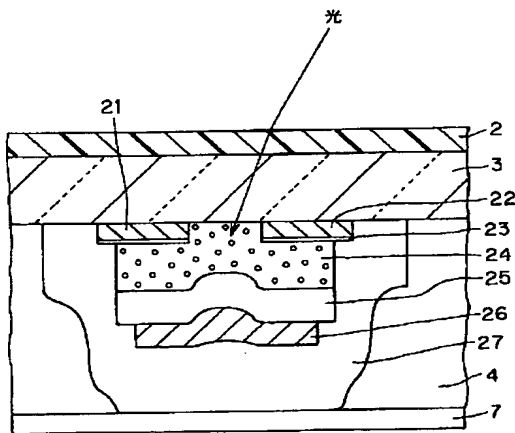
- 1... 光ペン
2, 2a... 偏光板
3, 3a... ガラス基板
4... カラーフィルタ
5... 光電変換素子
6... オーバーコート
7, 7a... 透明電極
8, 8a... 配向膜
9... TFT
10... 液晶
11, 12... 電極
13... ブラックマトリクス

【図 2】



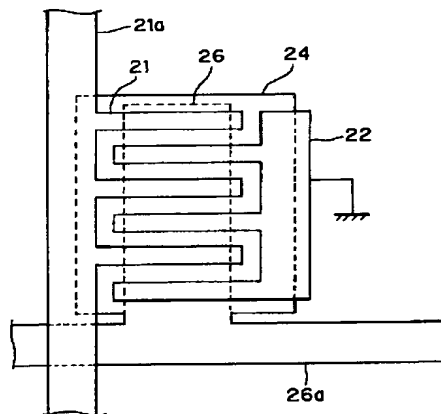
- 14... 信号読み出し配線
15... 選択配線
16... 表示パネル面
17... スイッチ用FET
18... 選択用シフトレジスタ
19... FET制御用シフトレジスタ
20... 検出IC

【図 3】



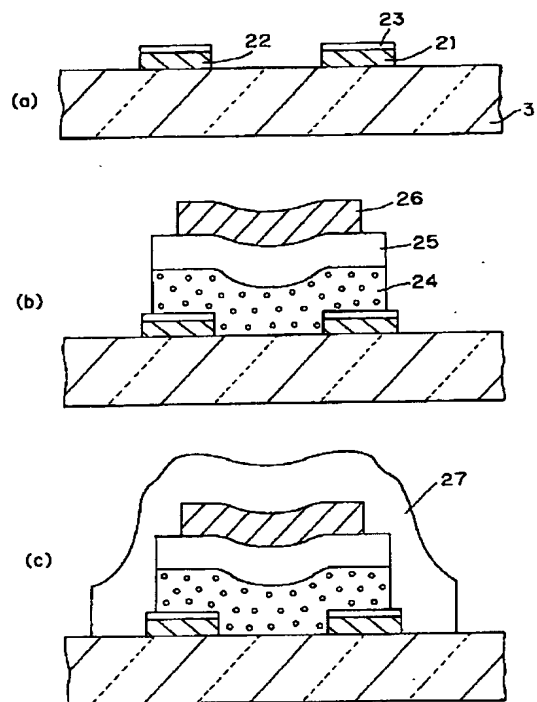
- 21... ドレイン電極
22... ソース電極
23... n^+ 型シリコン層
24... 非晶質シリコン層
25... ゲート絶縁膜
26... ゲート電極
27... 保護絶縁膜

【図 4】

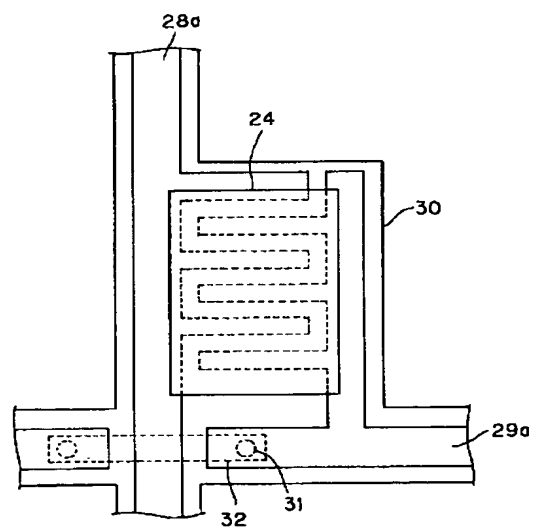


- 21a... ドレイン配線
26a... ゲート配線

【図5】

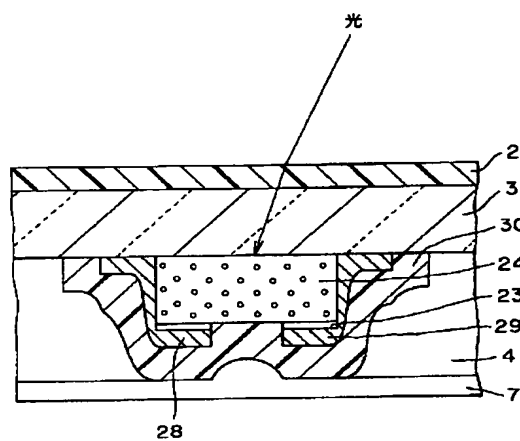


【図7】



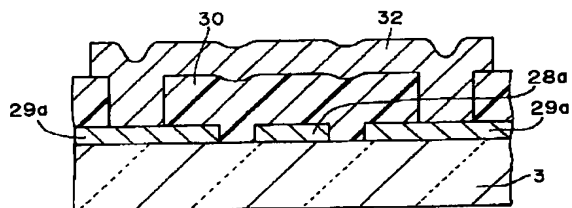
28a…信号読み出し配線
29a…選択配線
31…コンタクトホール
32…クロスオーバー配線

【図6】

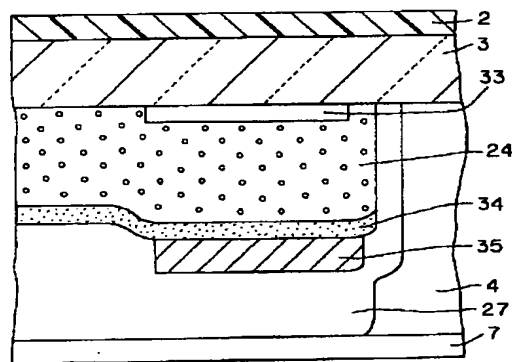


28…第1電極
29…第2電極
30…遮光膜

【図8】

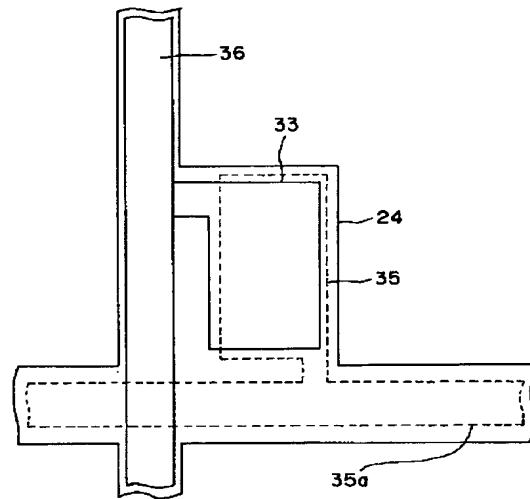


【図9】



33…透明電極
34…p⁺型シリコン層
35…金属電極

【図10】



35a…選択配線
36…信号読み出し配線